

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-318731

(43)Date of publication of application : 07.11.2003

(51)Int.Cl.

H03L 7/18  
H03G 3/10  
H03G 3/30  
H03G 11/04  
H03L 7/08  
H03L 7/10  
H04B 1/26

(21)Application number : 2002-119616

(71)Applicant : SHARP CORP

(22)Date of filing : 22.04.2002

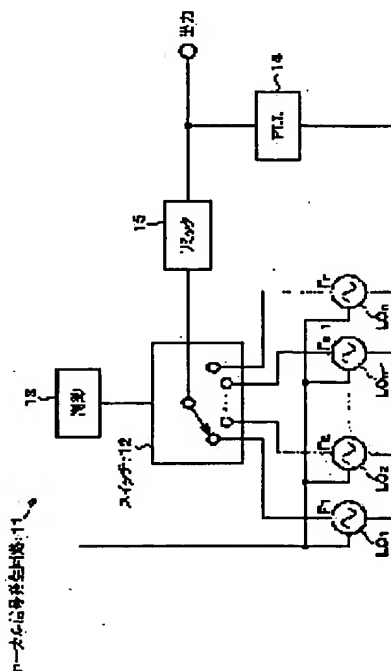
(72)Inventor : AKIYAMA TOSHIFUMI  
HAMAGUCHI MUTSUMI

## (54) LOCAL SIGNAL GENERATING CIRCUIT AND INTEGRATED CIRCUIT EQUIPPED WITH THE SAME

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To stabilize the output signal level of local signals from several VCOs LO1-LOn, and to improve the phase noise of a local signal generating circuit 11, which uses the several VCOs LO1-LOn by switching them using a switch 12.

**SOLUTION:** The size of transistors and current values of the VCOs LO1-LOn are designed by placing importance on their phase noise characteristics and the resulting variation in the output signal level is limited by a limiter amplifier 15. Accordingly, the phase noise characteristics can be improved, and the output signal level can be stabilized. Consequently, the phase noise characteristics and the frequency-dependence of the output signal level can be made compatible.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2003-318731  
(P2003-318731A)

(43) 公開日 平成15年11月7日 (2003.11.7)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード (参考)
H 0 3 L 7/18		H 0 3 G 3/10	B 5 J 0 3 0
H 0 3 G 3/10		3/30	B 5 J 1 0 0
3/30		11/04	5 J 1 0 6
11/04		H 0 4 B 1/26	U 5 K 0 2 0
H 0 3 L 7/08		H 0 3 L 7/18	E
審査請求 未請求 請求項の数 6 O L (全 9 頁) 最終頁に続く			

(21) 出願番号 特願2002-119616 (P2002-119616)

(22) 出願日 平成14年4月22日 (2002.4.22)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 秋山 利文

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72) 発明者 ▲濱▼口 睦

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74) 代理人 100080034

弁理士 原 謙三

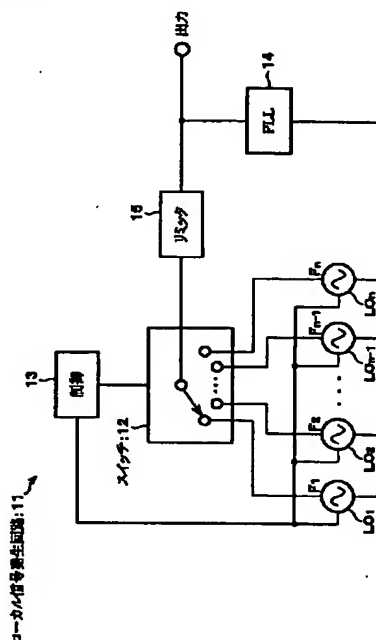
最終頁に続く

(54) 【発明の名称】 ローカル信号発生回路およびそれを搭載する集積回路

(57) 【要約】

【課題】 複数のVCOLO1~LOnをスイッチ12で切換えて使用するようにしたローカル信号発生回路11において、各VCOLO1~LOnからのローカル信号の出力信号レベルを一定にするとともに、位相雑音を改善する。

【解決手段】 前記各VCOLO1~LOnは、その位相雑音特性を重視してトランジスタサイズや電流値が設計され、これによって生じる出力信号レベルのばらつきを、リミッタアンプ15で制限する。したがって、位相雑音特性を改善し、かつ出力信号レベルを一定にし、前記位相雑音特性と出力信号レベルの周波数依存性とを両立することができる。



【特許請求の範囲】

【請求項1】複数の電圧制御型発振器からの相互に異なる周波数のローカル信号を択一的に出力するようにしたローカル信号発生回路において、出力として選択されたローカル信号を予め定める一定レベルに制限して出力するリミッタアンプを含むことを特徴とするローカル信号発生回路。

【請求項2】複数の電圧制御型発振器からの相互に異なる周波数のローカル信号を択一的に出力するようにしたローカル信号発生回路において、出力として選択されたローカル信号を予め定める一定レベルに増幅して出力する可変利得増幅回路と、前記可変利得増幅回路からのローカル信号が前記一定レベルとなるように前記可変利得増幅回路の利得を制御する制御回路とを含むことを特徴とするローカル信号発生回路。

【請求項3】前記可変利得増幅回路は差動増幅回路で構成され、前記制御回路は、前記差動増幅回路のカレントソース電流値を制御することで前記可変利得増幅回路の利得を調整し、ローカル信号の出力レベルを前記一定レベルにすることを特徴とする請求項2記載のローカル信号発生回路。

【請求項4】前記複数の電圧制御型発振器毎に設定される前記可変利得増幅回路の制御電圧値がメモリされたメモリ回路を備え、前記制御回路は、選択された電圧制御型発振器に対応する前記メモリ回路の制御電圧値に基づいて、前記可変利得増幅回路の利得を調整し、前記ローカル信号の出力レベルを前記一定レベルにすることを特徴とする請求項2または3記載のローカル信号発生回路。

【請求項5】複数の電圧制御型発振器からの相互に異なる周波数のローカル信号を択一的に出力するようにしたローカル信号発生回路において、出力として選択されたローカル信号を予め定める一定レベルに増幅して出力する可変利得増幅回路と、前記可変利得増幅回路からのローカル信号の出力信号レベルを検出し、該出力信号レベルが前記一定レベルとなるように前記可変利得増幅回路の利得をフィードバック制御するレベル検出回路とを含むことを特徴とするローカル信号発生回路。

【請求項6】入力された高周波信号を増幅する高周波増幅回路と、前記請求項1～5の何れか1項に記載のローカル信号発生回路と、前記高周波増幅回路からの高周波信号と前記ローカル信号発生回路からのローカル信号とを混合して周波数変換する混合回路と、前記電圧制御型発振器の発振周波数を固定するPLL回路とを備えることを特徴とする集積回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、タンク回路を内蔵した複数の電圧制御型発振器（VCO）を択一的に切替えて使用することで、広帯域の入力高周波信号を周波数変換するようにしたローカル信号発生回路と、それを搭載する集積回路とに関する。

【0002】

【従来の技術】電子回路の集積化が進み、高周波回路も集積回路に搭載されるようになってきている。この場合、前記VCOの共振回路も集積化されることで、たとえばバラクタダイオードのコントロール電圧に電源電圧しか加えられないことなどから、該VCOの周波数可変範囲が充分取れなくなり、前記広帯域の入力高周波信号を周波数変換するためのローカル信号を作成するには、該ローカル信号の周波数範囲を前記複数のVCOで分担することが必要になる。

【0003】図7は、典型的な従来技術のローカル信号発生回路1の電気的構成を示すブロック図である。このローカル信号発生回路1は、前記のように広帯域の入力高周波信号を周波数変換可能なように、複数のVCO（電圧制御型発振器）101, 102, ..., 10n-1, 10nを備え、該VCO101～10nからの相互に異なる周波数f1, f2, ..., fn-1, fnのローカル信号を、スイッチ2で択一的に切替えて、図示しない混合回路へ出力する。このため、前記スイッチ2に関連して、その切替を制御するとともに、前記スイッチ2で選択するVCOのみを能動化する制御回路3が設けられるとともに、出力されたローカル信号から、動作しているVCOの発振周波数を安定化させるPLL（フェイズロックループ）回路4が設けられる。

【0004】前記各VCO101～10nは、出力されるローカル信号レベルが、相互に等しくなるように設計が行われており、何れのVCO101～10nが選択されても、出力信号レベルが所定の範囲内に収まるようになっている。

【0005】

【発明が解決しようとする課題】しかしながら、上述のような従来技術では、出力信号レベルを等しくすると、個々のVCO101～10nの発振周波数f1～fnが異なることに起因した共振素子の値の違いによって、位相雑音特性が必ずしも最適にはならないという問題がある。たとえば、MOSトランジスタでVCO101～10nを構成した場合は、ゲート長をL、ゲート幅をWとしたとき、前記出力信号レベルに係る相互コンダクタンスgmはW/Lに比例し、位相雑音に係る1/fノイズは1/(L×W)に比例する。

【0006】ここで、発振周波数の異なるVCO101～10nのLとWとを総て同じサイズにしても、その出力信号レベルが一定となれば問題とはならないけれども、実際は、そのようにはならない。たとえば、高い周波数では寄生容量などで出力信号レベルが低下し、また

共振回路のQ値もVCO101~10n毎に変わるので、出力信号レベルは一定にはならない。

【0007】したがって、Lを固定したままWを大きくするなどして、各々のVCO101~10nの出力信号レベルを調整することが必要となる。ところが、Wだけ変化するということは、上述のように $1/f$ ノイズはそれに伴い変化するので、或る周波数のVCOで位相雑音を最適にできても、総てのVCO101~10nの位相雑音を最適に設定することはできない。たとえば、出力信号レベルを上げようとWを大きくすれば、それに従い、 $1/f$ ノイズも大きくなり、位相雑音は低下する。一方、総てのVCO101~10nの位相雑音を最適化すると、上記と同じ理由から、出力信号レベルが一定とならない。このように従来では、位相雑音の改善と出力信号レベルを一定にすることを両立するのは困難である。

【0008】たとえば、RFCMOSとしてフル集積化し、2.5Vで動作させ、50MHzから1GHzまで変化させる場合、周波数の飛びがないように、VCOのマージンを確保すると、該VCOは5個以上必要となり、各VCOの出力信号レベルを一定になるように設計しても、VCOの数が多くなるにつれて、スペックに規定される範囲に合わせ込むことは、非常に困難になる。また、集積化されたインダクタはQ値が低いので、インダクタ外付け回路に比べて前記位相雑音はかなり悪く、加えてMOSの前記 $1/f$ ノイズの問題があり、そのため各VCOの設計は、位相雑音重視にせざるを得なくなり、ますます出力レベルを一定にするのが難しくなる。

【0009】本発明の目的は、複数のVCOを切換えて用いるにあたって、各VCOからのローカル信号の出力信号レベルを一定にできるとともに、位相雑音を改善することができるローカル信号発生回路およびそれを搭載する集積回路を提供することである。

【0010】

【課題を解決するための手段】本発明のローカル信号発生回路は、複数の電圧制御型発振器からの相互に異なる周波数のローカル信号を択一的に出力するようにしたローカル信号発生回路において、出力として選択されたローカル信号を予め定める一定レベルに制限して出力するリミッタンプを含むことを特徴とする。

【0011】上記の構成によれば、複数の電圧制御型発振器からの相互に異なる周波数のローカル信号を切換えて使用するローカル信号発生回路において、位相雑音特性を最適値に設定することによって生じる出力信号レベルのばらつきを、リミッタンプで制限する。

【0012】したがって、位相雑音特性を改善し、かつ出力信号レベルを一定にし、前記位相雑音特性と出力信号レベルの周波数依存性とを両立することができる。

【0013】また、本発明のローカル信号発生回路は、複数の電圧制御型発振器からの相互に異なる周波数のロ

ーカル信号を択一的に出力するようにしたローカル信号発生回路において、出力として選択されたローカル信号を予め定める一定レベルに増幅して出力する可変利得増幅回路と、前記可変利得増幅回路からのローカル信号が前記一定レベルとなるように前記可変利得増幅回路の利得を制御する制御回路とを含むことを特徴とする。

【0014】上記の構成によれば、複数の電圧制御型発振器からの相互に異なる周波数のローカル信号を切換えて使用するローカル信号発生回路において、位相雑音特性を最適値に設定することによって生じる出力信号レベルのばらつきを、出力信号のラインに介在した可変利得増幅回路と、その利得を制御する制御回路とによって補償する。

【0015】したがって、位相雑音特性を改善し、かつ出力信号レベルを一定にし、前記位相雑音特性と出力信号レベルの周波数依存性とを両立することができる。

【0016】さらにまた、本発明のローカル信号発生回路では、前記可変利得増幅回路は差動増幅回路で構成され、前記制御回路は、前記差動増幅回路のカレントソース電流値を制御することで前記可変利得増幅回路の利得を調整し、ローカル信号の出力レベルを前記一定レベルにすることを特徴とする。

【0017】上記の構成によれば、前記差動増幅回路の利得Gは、相互コンダクタンスが $g_m$ 、負荷がRのとき、

$$G = g_m * R$$

で表され、また前記カレントソース電流値がIとすると、

$$g_m \propto \sqrt{I}$$

であるから、負荷Rが一定なときには、

$$G \propto \sqrt{I}$$

となることを利用し、利得調整を具体的に行うことができる。

【0018】また、本発明のローカル信号発生回路は、前記複数の電圧制御型発振器毎に設定される前記可変利得増幅回路の制御電圧値がメモリされたメモリ回路を備え、前記制御回路は、選択された電圧制御型発振器に対応する前記メモリ回路の制御電圧値に基づいて、前記可変利得増幅回路の利得を調整し、前記ローカル信号の出力レベルを前記一定レベルにすることを特徴とする。

【0019】上記の構成によれば、外部の制御回路はチャンネル設定信号を出力するだけで、制御回路が、そのチャンネル設定信号に予め対応して記憶されているデータで、電圧制御型発振器の選択状態や前記制御電圧値を制御するので、前記外部の制御回路におけるコントロールソフトの負担を小さくすることができる。

【0020】さらにまた、本発明のローカル信号発生回路は、複数の電圧制御型発振器からの相互に異なる周波数のローカル信号を択一的に出力するようにしたローカル信号発生回路において、出力として選択されたローカ

ル信号を予め定める一定レベルに増幅して出力する可変利得増幅回路と、前記可変利得増幅回路からのローカル信号の出力信号レベルを検出し、該出力信号レベルが前記一定レベルとなるように前記可変利得増幅回路の利得をフィードバック制御するレベル検出回路とを含むことを特徴とする。

【0021】上記の構成によれば、複数の電圧制御型発振器からの相互に異なる周波数のローカル信号を切換えて使用するローカル信号発生回路において、位相雑音特性を最適値に設定することによって生じる出力信号レベルのばらつきを、出力信号のラインに介在した可変利得増幅回路と、出力信号レベルを検出して前記可変利得増幅回路の利得をフィードバック制御するレベル検出回路とによって補償する。

【0022】したがって、位相雑音特性を改善し、かつ出力信号レベルを一定にし、前記位相雑音特性と出力信号レベルの周波数依存性とを両立することができる。

【0023】また、本発明の集積回路は、入力された高周波信号を増幅する高周波増幅回路と、前記の何れかのローカル信号発生回路と、前記高周波増幅回路からの高周波信号と前記ローカル信号発生回路からのローカル信号とを混合して周波数変換する混合回路と、前記電圧制御型発振器の発振周波数を固定するPLL回路とを備えることを特徴とする。

【0024】上記の構成によれば、外付け部品を用いる回路に比べて、集積回路化すると、電圧制御型発振器の周波数可変範囲が広く取れなくなり、広帯域の入力高周波信号を周波数変換するためのローカル信号を作成するには、多くの電圧制御型発振器が必要になり、本発明が特に好適である。

#### 【0025】

【発明の実施の形態】本発明の実施の第1の形態について、図1に基づいて説明すれば、以下のとおりである。

【0026】図1は、本発明の実施の第1の形態のローカル信号発生回路11の電気的構成を示すブロック図である。このローカル信号発生回路11は、広帯域の入力高周波信号を周波数変換可能なように、複数 $n$ 個のVCOLO1, LO2, ..., LO $n$ -1, LO $n$ を備え、該VCOLO1~LO $n$ からの相互に異なる周波数F1, F2, ..., F $n$ -1, F $n$ のローカル信号を、スイッチ12で択一的に切換えて、図示しない混合回路へ出力する。このため、前記スイッチ12に関連して、その切換えを制御するとともに、前記スイッチ12で選択するVCOのみを能動化する制御回路13が設けられるとともに、出力されたローカル信号から、動作しているVCOの発振周波数を安定化させるPLL回路14が設けられる。

【0027】注目すべきは、このローカル信号発生回路11では、前記スイッチ12からのローカル信号の出力信号レベルを予め定める一定値に制限するリミッタアン

プ15が設けられるとともに、前記各VCOLO1~LO $n$ は、それぞれの発振周波数F1~F $n$ において、位相雑音特性を重視してトランジスタサイズや電流値が設計されていることである。

【0028】したがって、総てのVCOLO1~LO $n$ の位相雑音特性をそれぞれ最適化しても、前記リミッタアン15によってローカル信号の出力信号レベルを一定にすることができる。

【0029】本発明の実施の第2の形態について、図2および図3に基づいて説明すれば、以下のとおりである。

【0030】図2は、本発明の実施の第2の形態のローカル信号発生回路21の電気的構成を示すブロック図である。このローカル信号発生回路21は、前述のローカル信号発生回路11に類似し、対応する部分には同一の参照符号を付して、その説明を省略する。このローカル信号発生回路21でも、総てのVCOLO1~LO $n$ の位相雑音特性は、それぞれ最適化されている。注目すべきは、このローカル信号発生回路21では、前記スイッチ12からのローカル信号の出力ラインには、可変利得増幅回路25が設けられることである。この可変利得増幅回路25は、制御回路23によって、前記スイッチ12の切換え制御およびVCOLO1~LO $n$ の能動化に連動して、その利得が切換え制御される。

【0031】図3は、前記可変利得増幅回路25の一構成例を示すブロック図である。この可変利得増幅回路25は、一対のNMOSTランジスタQ1, Q2を備える差動増幅回路で構成され、前記NMOSTランジスタQ1, Q2のゲートには前記VCOLO1~LO $n$ の何れかからの差動のローカル信号が入力信号INとして与えられ、ソースは共通に定電流源Fを介して接地され、ドレインは負荷L1, L2をそれぞれ介してハイレベルの電源に接続され、前記各ドレインから、差動のローカル信号の出力信号OUTが出力される。

【0032】前記制御回路23は、選択するVCOLO1~LO $n$ に対応して、この可変利得増幅回路25に設定すべき利得に対応した制御電圧を前記定電流源Fに与えることで、該差動増幅回路のカレントソース電流値Iを制御し、該差動増幅回路の利得を前記設定すべき値とすることができる。

【0033】すなわち、該差動増幅回路の利得Gは、相互コンダクタンスが $g_m$ 、負荷がRのとき、

$$G = g_m * R$$

で表され、また、

$$g_m \propto \sqrt{I}$$

であるから、負荷Rが一定なときには、

$$G \propto \sqrt{I}$$

となることを利用し、定電流源Fによるカレントソース電流値Iを変え、利得Gを調整している。

【0034】この可変利得増幅回路25は、1個であっ

ても、複数個が切換えて使用されてもよい。しかしながら、複数個の場合には、各々のトランジスタサイズと負荷の値とを個別に設定することが可能で、VCOの発振出力レベルの低い時の可変利得増幅器は、予め負荷を大きく設定し、これによって前記定電流源Fに与える制御電圧の可変幅を狭くすることができる。

【0035】前記複数個の使用を前記RFCMOSで実現するには、たとえばトランジスタのゲート長Lを一定にし、ゲート幅Wを大きくすることによって、前記出力信号レベルに関係する相互コンダクタンス $g_m$ は増加するので、基本となるアンプを幾つか並べ、何個そのアンプを使うかをMOSスイッチを使って切換えることで、前記利得Gを調整すればよい。

【0036】一方、前述のように入力高周波信号の周波数が低い周波数（50MHz）から高い周波数（1GHz）までかなり差がある場合は、前記差動増幅回路の利得Gを大きく変化する必要があり、このため前記カレントソース電流値Iを大きくすると、該差動増幅回路のトランジスタサイズが大きくなったり、配線が太くなったりするために、可変利得増幅回路25部分の回路面積が非常に大きくなり、また寄生成分が大きくなって高周波特性が悪化してしまうケースがあり、負荷Rを大きくした回路をもう1つ用意し、切換える方が、前記回路面積が小さくなるとともに、カレントソース電流値Iを抑え、高周波特性の悪化を防いだ利得調整を行うことができる。

【0037】このようにしてもまた、総てのVCOLO1~LOnの位相雑音特性をそれぞれ最適化しても、前記可変利得増幅回路25によってローカル信号の出力信号レベルを一定にすることができる。

【0038】本発明の実施の第3の形態について、図4に基づいて説明すれば、以下のとおりである。

【0039】図4は、本発明の実施の第3の形態のローカル信号発生回路31の電気的構成を示すブロック図である。このローカル信号発生回路31は、前述のローカル信号発生回路21に類似し、対応する部分には同一の参照符号を付して、その説明を省略する。注目すべきは、このローカル信号発生回路31では、制御回路33にメモリ34が内蔵されていることである。このメモリ34には、前記スイッチ12の切換え制御およびVCOLO1~LOnの能動化に連動して、前記可変利得増幅回路25に設定すべき前記制御電圧の値がメモリされている。

【0040】したがって、前述のローカル信号発生回路21のように、出力信号レベルを一定にする制御電圧を、チャンネル設定時に毎回外部の制御回路で設定するのは、コントロールソフトの負担が大きくなるのに対して、このように集積回路側の制御回路33で、前記外部の制御回路からのチャンネル設定信号に1対1に対応して、前記メモリ34から、スイッチ12の切換え状態、

VCOLO1~LOnの能動化および前記制御電圧の値を設定する方が、該集積回路が使用し易くなり、前記外部の制御回路はチャンネル設定だけで済むことになり、該外部の制御回路におけるコントロールソフトの負担を小さくすることができる。

【0041】本発明の実施の第4の形態について、図5および図6に基づいて説明すれば、以下のとおりである。

【0042】図5は、本発明の実施の第4の形態のローカル信号発生回路41の電気的構成を示すブロック図である。このローカル信号発生回路41は、前述のローカル信号発生回路21に類似している。注目すべきは、このローカル信号発生回路41では、制御回路13は、前記スイッチ12の切換え制御およびVCOLO1~LOnの能動化を行うだけであり、可変利得増幅回路25の利得は、ローカル信号の出力ラインに設けられるレベル検出回路45によってフィードバック制御されることである。前記レベル検出回路45は、前記ローカル信号の出力ラインにおけるローカル信号の出力信号レベルを検出し、該出力信号レベルと前記一定レベルとの差をフィードバックし、前記可変利得増幅回路25の利得を制御する。

【0043】図6は、前記レベル検出回路45の一構成例を示すブロック図である。前記ローカル信号は演算器46において自乗され、その時に生じるDC成分をローパスフィルタ47で抽出することで前記出力信号レベルを検出し、制御回路48において、該出力信号レベルと目標レベルとの比較を行ない、該出力信号レベルが目標レベルとなるように前記可変利得増幅回路25の制御電圧値が制御される。

【0044】このようにしてもまた、総てのVCOLO1~LOnの位相雑音特性をそれぞれ最適化しても、前記可変利得増幅回路25によってローカル信号の出力信号レベルを一定にすることができる。

【0045】なお、前記リミッタアンプ15を用いるローカル信号発生回路11、可変利得増幅回路25を用いるローカル信号発生回路21、31およびフィードバック制御を用いるローカル信号発生回路41において、この順で前記出力信号レベルの偏差は小さくなり、回路が複雑になる。このため、仕様を満足できる範囲で、できるだけ順位の下の回路が選ばれることになる。

【0046】すなわち、前記リミッタアンプ15は、回路が最も簡単であるけれども、周波数の違いに対して、前記出力信号レベルが依存する。また、前記可変利得増幅回路25は、前記リミッタアンプ15よりも出力信号レベルの偏差は小さいけれども、制御回路23、33は制御回路13に比べて回路規模が大きくなる。さらにまた、前記フィードバック制御は、出力信号レベルは常に一定（後段の混合回路のばらつきを含めて、該混合回路の出力が一定になるようなローカルレベルを作ることが

可能)になるけれども、出力信号レベルを検出してフィードバックする回路が、他の方法に比べて、回路面積が非常に大きくなる。

【0047】なお、特開昭59-133738号公報には、複数のVCOを選択的に切換えて使用し、位相雑音を低減することが記載されているけれども、この先行技術は、単に位相雑音を低減するために複数のVCOを使用し、その際にVCOの制御電圧を使用している他の回路への制御電圧が連続するように、複数のレベルシフト回路を切換えて使用するようにしたものである。これに対して、本発明は、VCOの違いから生じる出力レベルまたは発振周波数の違いに起因する出力レベルを一定にしたときの位相雑音を最小にする手法であり、その手順として、まず各VCOLO1~LOnを、前述のように位相雑音特性を重視してトランジスタサイズや電流値を設計し、次にそれによる出力のばらつきを前述のようにして抑えることで実現しており、単に位相雑音を最適化するために複数のVCOを切換えて使用し、位相雑音を低減することとは、全く異なるものである。

【0048】

【発明の効果】本発明のローカル信号発生回路は、以上のように、複数の電圧制御型発振器からの相互に異なる周波数のローカル信号を切換えて使用するローカル信号発生回路において、位相雑音特性を最適値に設定することによって生じる出力信号レベルのばらつきを、リミッタンプで制限する。

【0049】それゆえ、位相雑音特性を改善し、かつ出力信号レベルを一定にし、前記位相雑音特性と出力信号レベルの周波数依存性とを両立することができる。

【0050】また、本発明のローカル信号発生回路は、以上のように、複数の電圧制御型発振器からの相互に異なる周波数のローカル信号を切換えて使用するローカル信号発生回路において、位相雑音特性を最適値に設定することによって生じる出力信号レベルのばらつきを、出力信号のラインに介在した可変利得増幅回路と、その利得を制御する制御回路とによって補償する。

【0051】それゆえ、位相雑音特性を改善し、かつ出力信号レベルを一定にし、前記位相雑音特性と出力信号レベルの周波数依存性とを両立することができる。

【0052】さらにまた、本発明のローカル信号発生回路は、以上のように、前記可変利得増幅回路を差動増幅回路で構成し、該差動増幅回路のカレントソース電流値を制御することで前記可変利得増幅回路の利得を調整し、ローカル信号の出力レベルを前記一定レベルにする。

【0053】それゆえ、利得調整を具体的に行うことができる。

【0054】また、本発明のローカル信号発生回路は、以上のように、前記複数の電圧制御型発振器毎に設定される前記可変利得増幅回路の制御電圧値がメモリされた

メモリ回路を備え、前記制御回路は、選択された電圧制御型発振器に対応する前記メモリ回路の制御電圧値に基づいて、前記可変利得増幅回路の利得を調整する。

【0055】それゆえ、外部の制御回路はチャンネル設定信号を出力するだけで、制御回路が、そのチャンネル設定信号に予め対応して記憶されているデータで、電圧制御型発振器の選択状態や前記制御電圧値を制御するので、前記外部の制御回路におけるコントロールソフトの負担を小さくすることができる。

【0056】さらにまた、本発明のローカル信号発生回路は、以上のように、複数の電圧制御型発振器からの相互に異なる周波数のローカル信号を切換えて使用するローカル信号発生回路において、位相雑音特性を最適値に設定することによって生じる出力信号レベルのばらつきを、出力信号のラインに介在した可変利得増幅回路と、出力信号レベルを検出して前記可変利得増幅回路の利得をフィードバック制御するレベル検出回路とによって補償する。

【0057】それゆえ、位相雑音特性を改善し、かつ出力信号レベルを一定にし、前記位相雑音特性と出力信号レベルの周波数依存性とを両立することができる。

【0058】また、本発明の集積回路は、以上のように、入力された高周波信号を増幅する高周波増幅回路と、前記の何れかのローカル信号発生回路と、前記高周波増幅回路からの高周波信号と前記ローカル信号発生回路からのローカル信号とを混合して周波数変換する混合回路と、前記電圧制御型発振器の発振周波数を固定するPLL回路とを備える。

【0059】それゆえ、外付け部品を用いる回路に比べて、集積回路化すると、電圧制御型発振器の周波数可変範囲が広く取れなくなり、広帯域の入力高周波信号を周波数変換するためのローカル信号を作成するには、多くの電圧制御型発振器が必要になり、本発明を特に好適に実施することができる。

【図面の簡単な説明】

【図1】本発明の実施の第1の形態のローカル信号発生回路の電氣的構成を示すブロック図である。

【図2】本発明の実施の第2の形態のローカル信号発生回路の電氣的構成を示すブロック図である。

【図3】図2で示すローカル信号発生回路における可変利得増幅回路の一構成例を示すブロック図である。

【図4】本発明の実施の第3の形態のローカル信号発生回路の電氣的構成を示すブロック図である。

【図5】本発明の実施の第4の形態のローカル信号発生回路の電氣的構成を示すブロック図である。

【図6】図5で示すローカル信号発生回路におけるレベル検出回路の一構成例を示すブロック図である。

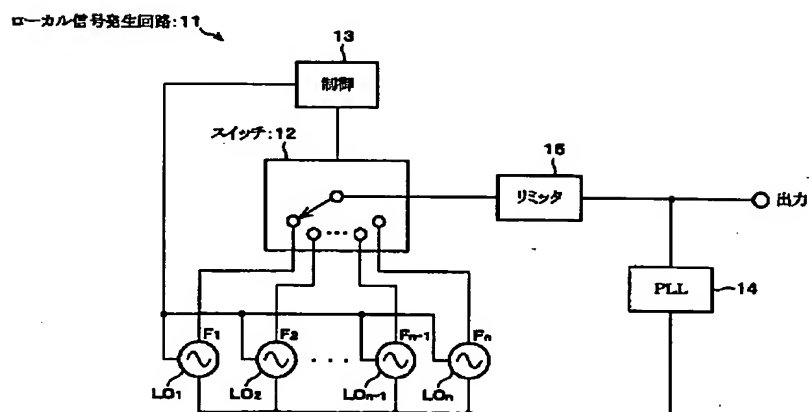
【図7】従来のローカル信号発生回路の電氣的構成を示すブロック図である。

【符号の説明】

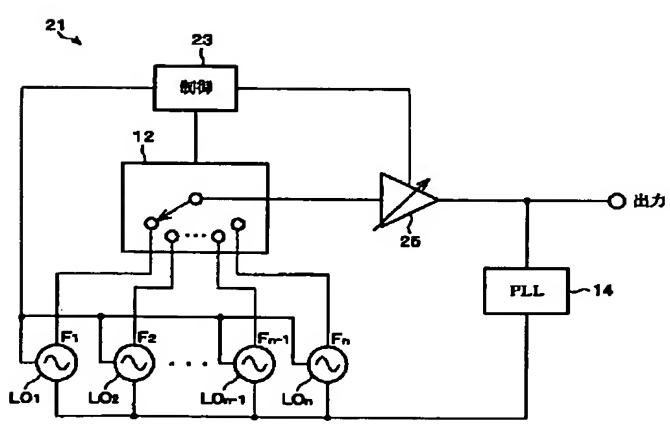
- 11, 21, 31, 41 ローカル信号発生回路
- 12 スイッチ
- 13, 23, 33 制御回路
- 14 PLL回路
- 15 リミッタアンプ
- 25 可変利得増幅回路
- 34 メモリ
- 45 レベル検出回路

- 46 乗算器
- 47 ローパスフィルタ
- 48 制御回路
- F 定電流源
- L1, L2 負荷
- LO1~LOn VCO
- Q1, Q2 NMOSトランジスタ (差動増幅回路)

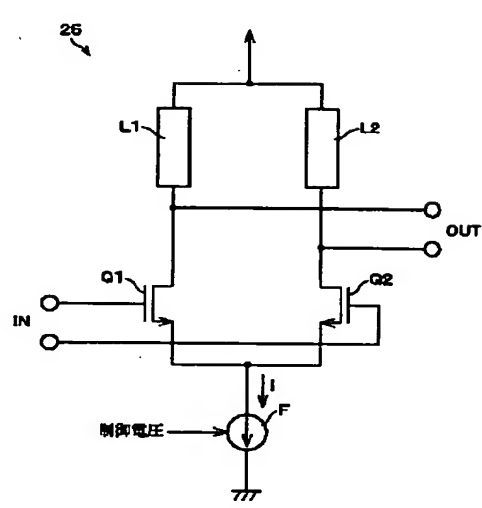
【図1】



【図2】

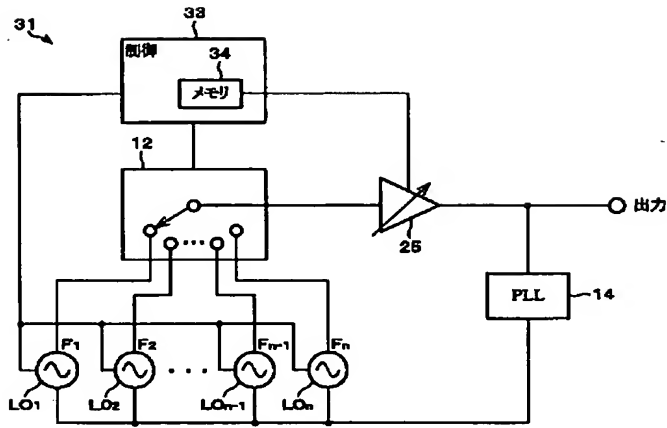


【図3】

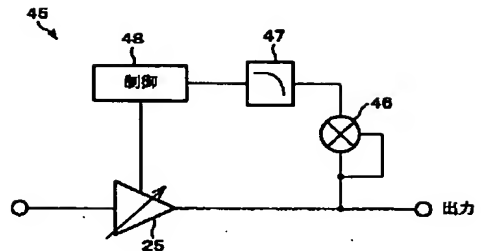




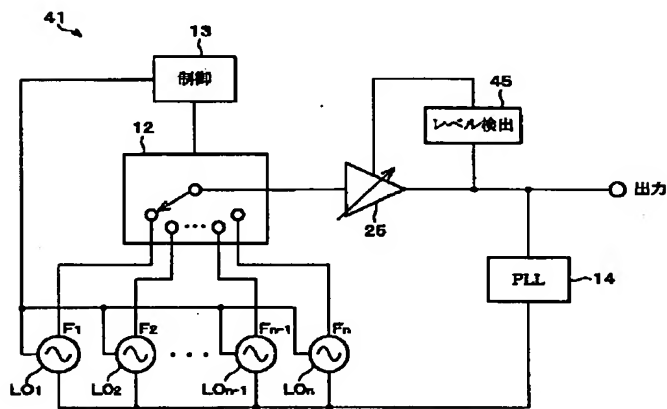
【図4】



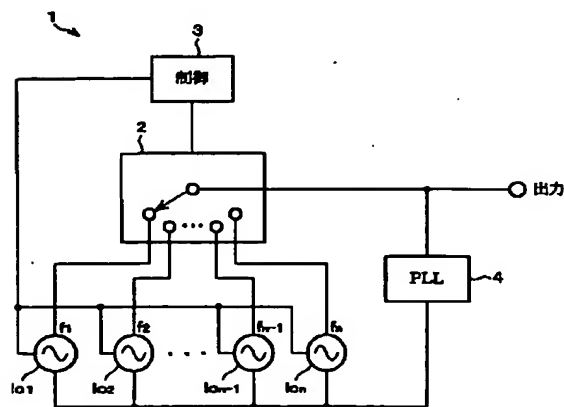
【図6】



【図5】



【図7】



フロントページの続き

(51) Int. Cl. <sup>7</sup>

識別記号

F I

テーマコード (参考)

H O 3 L 7/10

H O 3 L 7/08

H

H O 4 B 1/26

7/10

Z

Fターム (参考) 5J030 CB03 CB08 CC00 CC02 CC08  
 5J100 AA15 AA25 BA05 BB21 BC01  
 CA30 EA02 JA01 LA00 LA02  
 LA07 QA01  
 5J106 AA04 BB08 BB09 CC19 DD04  
 DD05 DD08 DD09 DD33 EE04  
 FF07 HH04 HH05 KK06 KK25  
 5K020 DD05 EE03 GG02 GG04 LL02